

DM114

版本 : A.007
发布日期 : 2007/03/07
文件名称 : SP-DM114-A.007_CN.doc
总页数 : 17

8 位 LED 恒流驱动芯片 工作电压 3.3v ~ 5v





DM114

8 位 LED 恒流驱动芯片

工作电压 3.3v ~ 5v

芯片概述

DM114 是专为 LED 显示应用所设计的恒流驱动芯片。8 个输出通道的电流可由一外挂电阻调整。内建 8 比特移位缓存器，数据锁存器，以及恒流电路组件于硅 CMOS 芯片上。

芯片特色

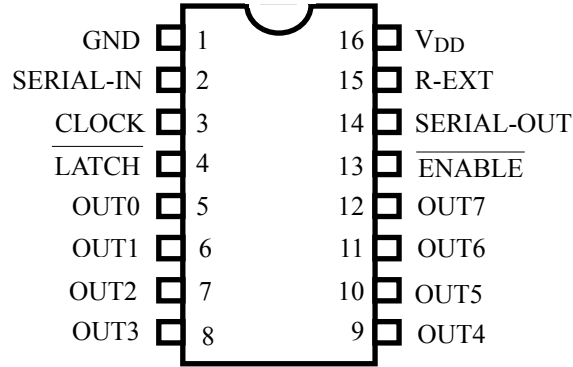
- 最大输出承受电压：17V
- 最大时钟频率：25MHz (级联操作)
- 芯片工作电压：3.3V ~ 5.0V
- CMOS 兼容输入
- 封装形式：PDIP16, SOP16, SSOP16
- 封装及管脚定义与通用 16 脚 LED 恒流驱动器 ST2221A 完全兼容 (每个特征值不同)
- 恒流性：(Ta = 25°C、VDD = 5.0V)

芯片间输出电流最大差异值：Chip-to-Chip: $\pm 10.0\%$

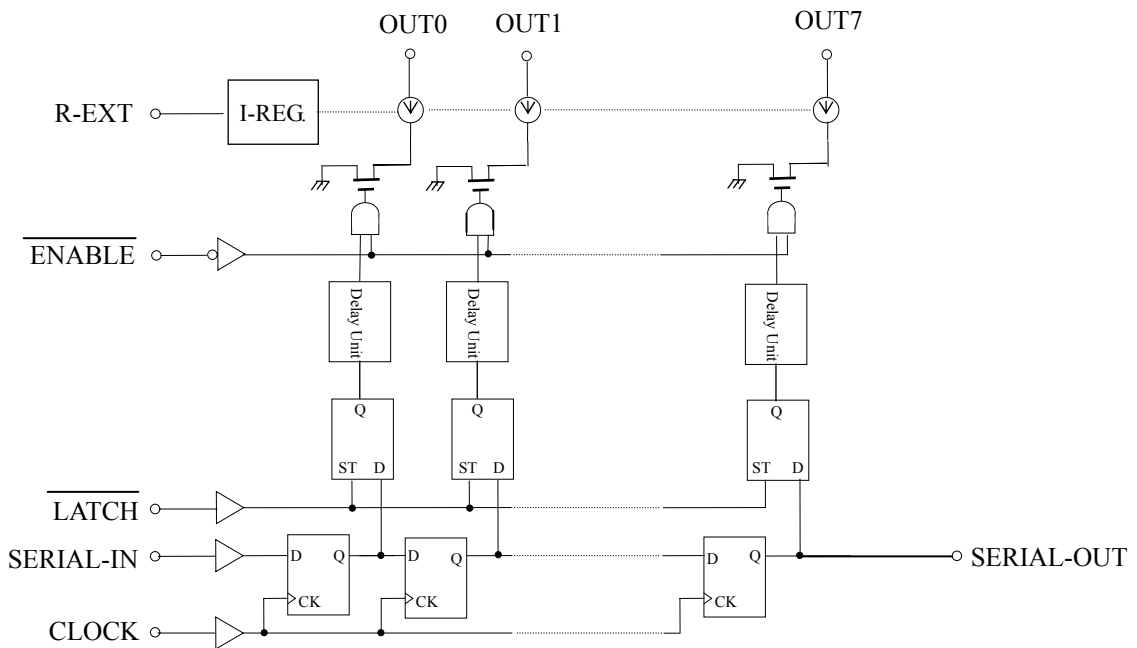
Bit-to-Bit: $\pm 4.0\%$ @ IOUT = 30 ~ 90mA

$\pm 6.0\%$ @ IOUT = 20 ~ 30mA

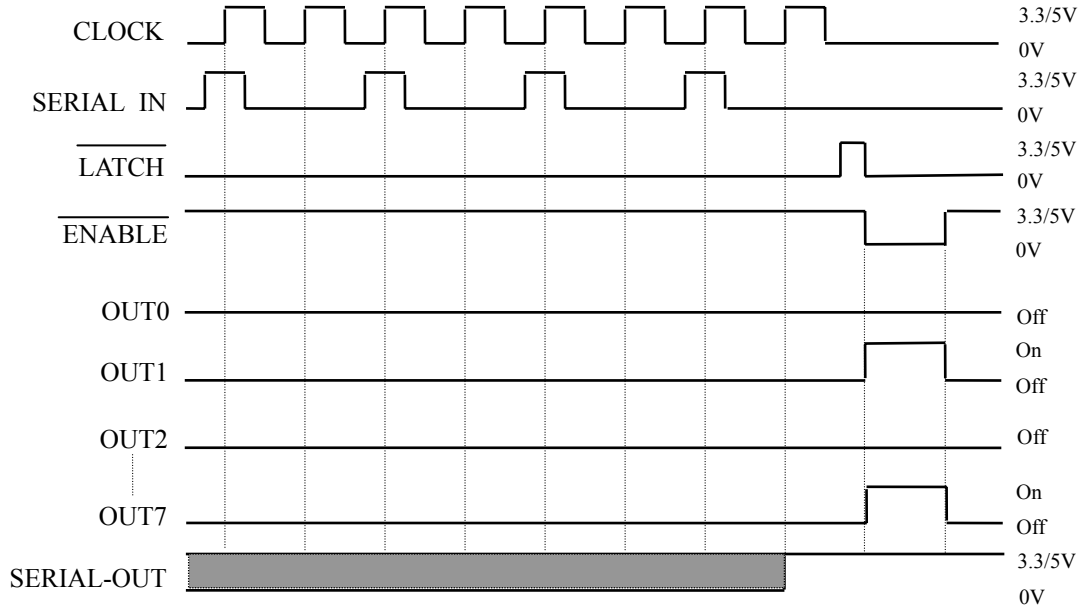
脚位图 (俯视 Top view)



功能方块图



时序图



(注意)锁存信号为电平触发，非边缘触发。

LATCH-terminal 为高电平时，锁存通道打开；LATCH-terminal 低电平时，锁存器锁存数据

ENABLE-terminal 为高电平时，所有输出通道 (OUT0~7)关闭

恒流输出值由一外挂电阻设定，外挂电阻连接于外挂电阻端 (R-EXT) 与接地端 (GND) 之间，

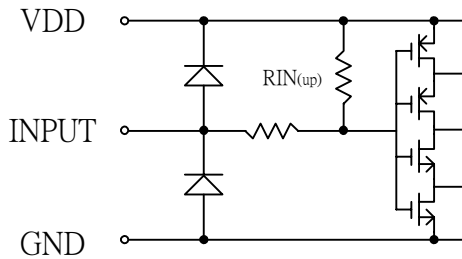
SERIAL-OUT 在时钟信号上升沿改变状态。

脚位定义

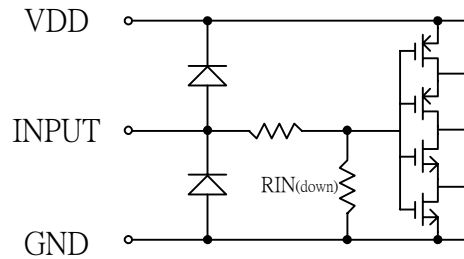
PIN No.	PIN NAME	FUNCTION
1	GND	接地端
2	SERIAL-IN	数据移位寄存器输入端
3	CLOCK	时钟移位寄存器输入端
4	LATCH	锁存信号输入端
5~12	OUT0~7	电流输出端
13	ENABLE	输出使能端(低电平有效)
14	SERIAL-OUT	数据移位寄存器输出端
15	R-EXT	外挂电阻输入端
16	V _{DD}	芯片工作电源端 (3.3/5V)

输入及输出等效电路

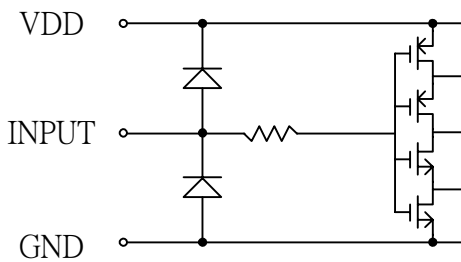
1. ENABLE 端口



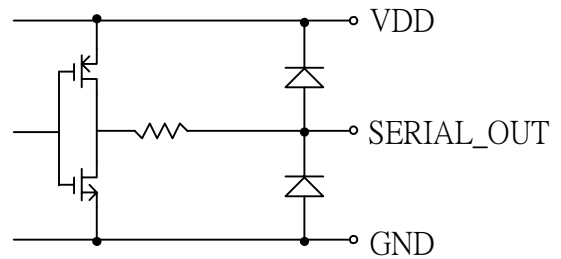
2. LATCH 端口



3. CLOCK, SERIAL-IN 端口



4. SERIAL-OUT 端口





最大工作范围 ($T_a = 25^\circ\text{C}$, $T_{j(\max)} = 150^\circ\text{C}$)

特性	符号	最大工作范围	单位
电源电压	VDD	0 ~ 7.0	V
输入电压	VIN	-0.4 ~ VDD+0.4	V
输出电流	IOUT	90	mA
输出电压	VOUT	-0.3 ~ 17	V
时钟频率	fCLK	25	MHz
接地端电流	IGND	750	mA
		500	
消耗功率	PD	1.64 (PDIP-16 : $T_a=25^\circ\text{C}$)	W
		1.08 (SOP-16 : $T_a=25^\circ\text{C}$)	
		0.8 (SSOP-16 : $T_a=25^\circ\text{C}$) single-layer	
		1.47 (SSOP-16 : $T_a=25^\circ\text{C}$) 4-layer	
热阻值	Rth(j-a)	76 (PDIP-16)	$^\circ\text{C}/\text{W}$
		115 (SOP-16)	
		155 (SSOP-16) single-layer	
		85 (SSOP-16) 4-layer	
存放温度	Tstg	-55 ~ 150	$^\circ\text{C}$

推荐工作参数

特性	符号	条件	最小值	一般值	最大值	单位
电源电压	VDD	—	3.0	—	5.5	V
输出电压	VOUT	—	—	—	17	V
工作温度	T _{OPR}	—	-40	—	85	$^\circ\text{C}$
输出电流	IO	OUTn	—	—	60	mA
	IOH	串行输出	—	—	1.0	
	IOL	串行输出	—	—	-1.0	
输入电压	VIH	—	0.7VDD	—	VDD+0.3	V
	VIL	—	-0.3	—	0.3VDD	
锁存信号(LAT)脉波宽度	tw LAT	VDD = 3.0 ~ 5.5 V	15	—	—	ns
时钟信号(CLK)脉波宽度	tw CLK		15	—	—	ns
串行输入数据启动时间	tsetup(D)		10	—	—	ns
串行输入数据保持时间	thold(D)		5	—	—	ns
锁存信号启动时间	tsetup(L)		15	—	—	ns
时钟频率	fCLK	二芯片级联操作	—	—	25	MHz
消耗功率	PD	Ta = 85 $^\circ\text{C}$ (PDIP-16)	—	—	0.85	W
		Ta = 85 $^\circ\text{C}$ (SOP-16)	—	—	0.56	
		Ta = 85 $^\circ\text{C}$ (SSOP-16)	—	—	0.41	



电气特性 (VDD = 5.0 V, Ta = 25°C 除非另有规定)

特性	符号	测试条件	最小值	一般值	最大值	单位	
输入电压-高电平("H" Level)	V _{IH}	—	0.7VDD	—	VDD	V	
输入电压-低电平("L" Level)	V _{IL}	—	GND	—	0.3VDD		
输入电流	SERIAL_IN	I _{IH}	SERIAL_IN = VDD	—	—	1	uA
		I _{IL}	SERIAL_IN = GND	—	—	1	
	时钟	I _{IH}	CLOCK = VDD	—	—	1	uA
		I _{IL}	CLOCK = GND	—	—	1	
	LATCH	I _{IH}	LATCH = VDD	16	—	50	uA
		I _{IL}	LATCH = GND	—	—	1	
	ENABLE	I _{IH}	ENABLE = VDD	—	—	1	uA
		I _{IL}	ENABLE = GND	8.3	—	25	
输出漏电流	I _{OH}	VOH = 17 V	—	—	1.0	uA	
串行数据输出端(S-OUT)电压	V _{OL}	I _O L = 1.0 mA, VDD=5V	—	—	0.4	V	
	V _{OH}	I _O H = -1.0 mA, VDD=5V	4.6	—	—		
	V _{OL}	I _O L = 1.0 mA, VDD=3.3V	—	—	0.4		
	V _{OH}	I _O H = -1.0 mA, VDD=3.3V	2.7	—	—		
输出电流差异 (通道与通道间)	ΔI _{out}	V _{OUT} = 1.2V (一个通道导通)	REXT = 390Ω	—	±1.5	±4	%
输出电流差异 (芯片与芯片间)	I _{out}	V _{OUT} = 1.2V (一个通道导通)	REXT = 390Ω	36.0	40.0	44.0	mA
输出电流对输出电压之 变异率	% / V _{out}	V _{dd} = 3.3V ~ 5.0V		—	0.1	0.5	% / V
上拉电阻值	R _{IN(up)}	—	200	400	600	KΩ	
下拉电阻值	R _{IN(down)}	—	100	200	300	KΩ	
电源电流关闭	I _{dd (off)} VDD=5V	REXT = OPEN, 所有输出通道关闭	—	1.3	—	mA	
		REXT = 200Ω, OUT0~7 = off	—	11.0	—		
电源电流导通	I _{dd (on)} VDD=5V	REXT = 200Ω, OUT0~7 = on	—	11.0	—	mA	
电源电流关闭	I _{dd (off)} VDD=3.3V	REXT = OPEN, 所有输出通道关闭	—	1.1	—	mA	
		REXT = 200Ω, OUT0~7 = off	—	10.7	—		
电流电流导通	I _{dd (on)} VDD=3.3V	REXT = 200Ω, OUT0~7 = on	—	10.7	—	mA	

交流特性 (Ta = 25 °C 除非另有規定)

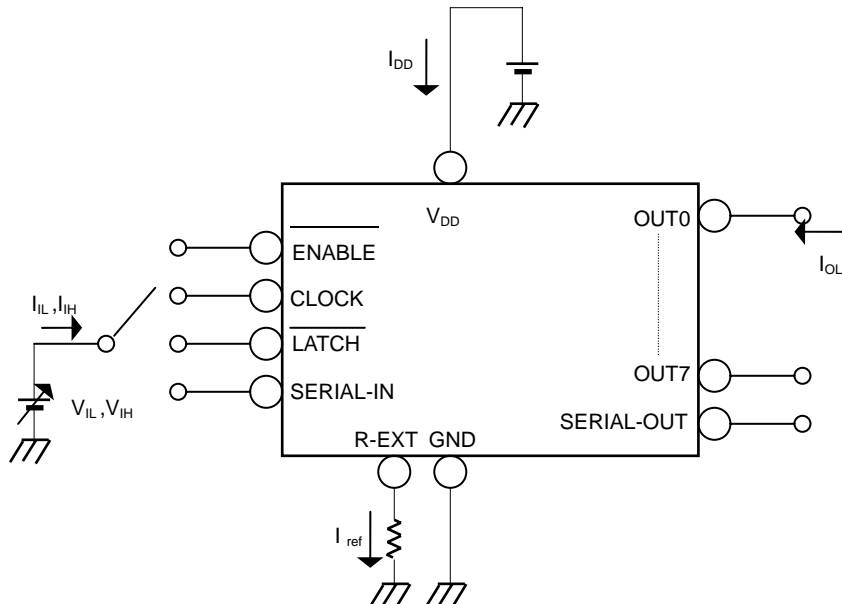
特性	符号	测试条件	最小值	一般值	最大值	单位
延迟反应时间 (低电位到 高电位)	ENABLE-OUTn	VDD=5.0V VIH=VDD VIL=GND REXT=210Ω VL=5.0V RL=47Ω CL=15pF	—	40	80	ns
	CLK-SOUT		—	16	20	
延迟反应时间 (高电位到 低电位)	ENABLE-OUTn		—	70	140	ns
	CLK-SOUT		—	16	20	
电流输出端的电位爬升时间	t _{or}		—	250	400	ns
电流输出端的电位下降时间	t _{of}		—	30	50	ns

注: (输出通道分时导通)

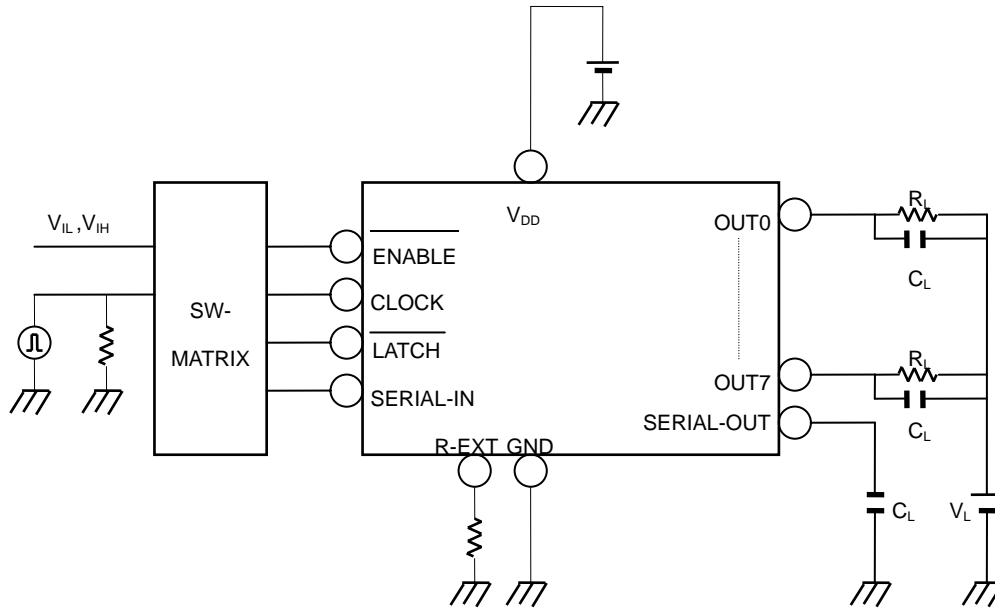
DM114 内建每个输出通道分时导通, 通道间延迟时间为 4 ns(typ.), out7 (没有延迟), out5 有 4 ns 延迟, out 3 有 8 ns 延迟, 依此类推 out 1, out 0, out 2, out 4, out 6。 分时导通是为了减轻突波电流造成的影响。

测试电路

DC 特征

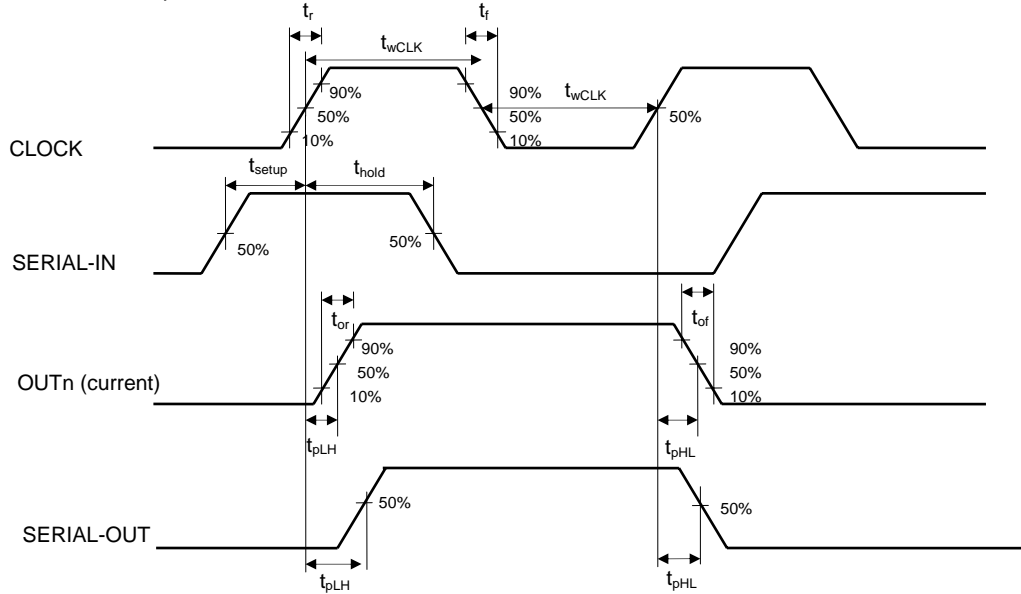


AC 特征

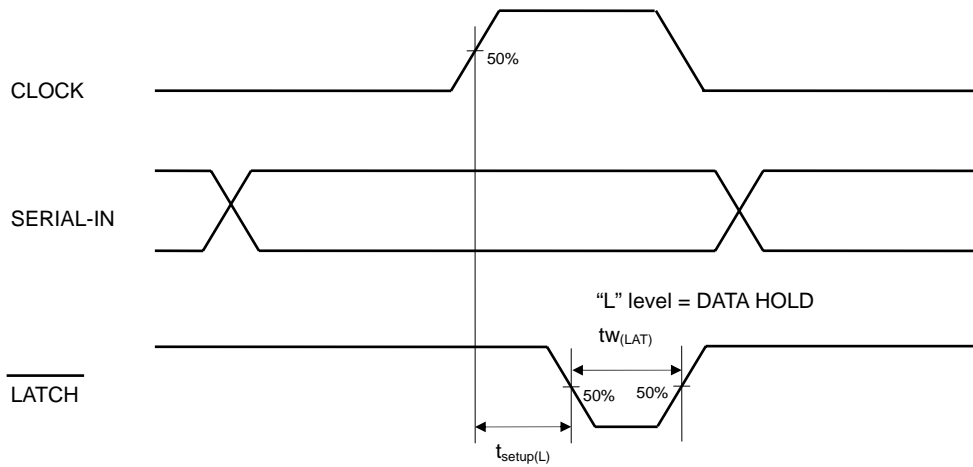


时序图

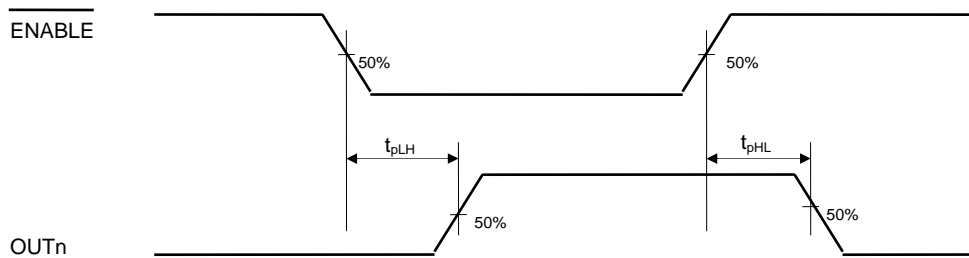
1. CLOCK-SERIAL OUT, OUTn



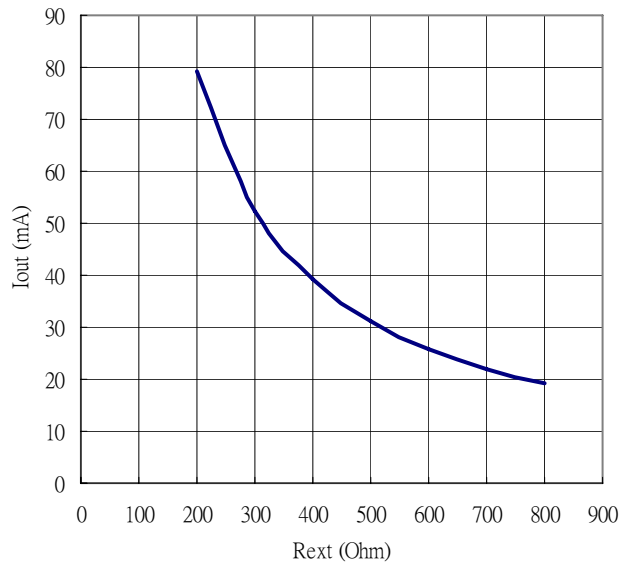
2. CLOCK-LATCH



3. ENABLE-OUTn (Current)

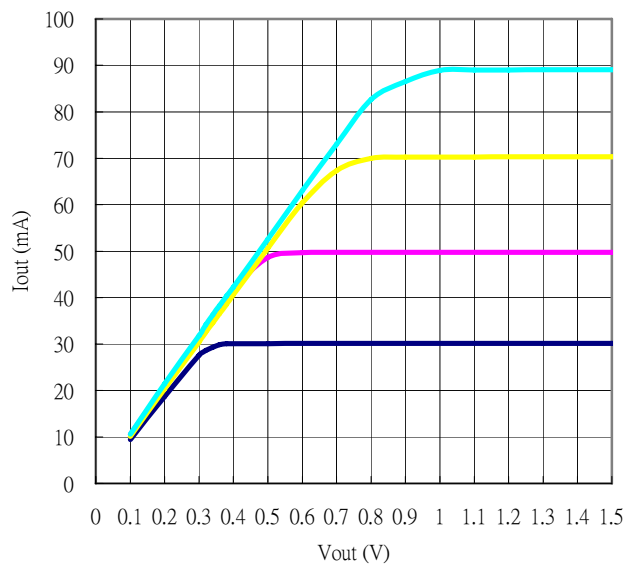


输出电流与外挂电阻关系



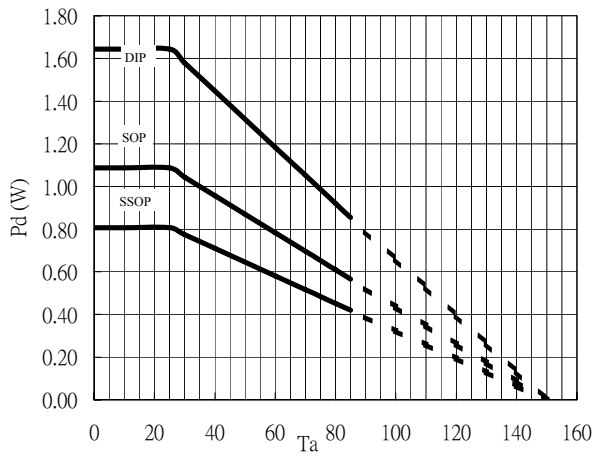
$$I_{out} \approx 1.3V / R_{ext} * 12$$

输出电流与输出电压关系

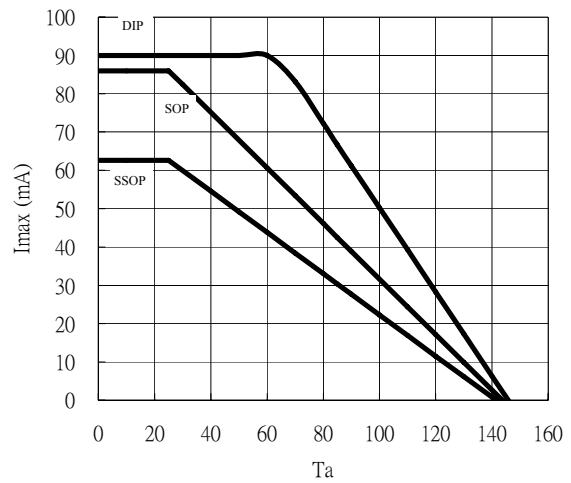


注：为使恒流表现理想，设法使输出电压保持稳定是必要的。使用者可参考上图来设定任一输出恒流值(Iout)所要求的最小输出电压(Vout)。

Pd - Ta



Imax - Ta (DM114)



Note

需注意到芯片的散热功率受到封装与环境温度的限制，故在设定最大输出电流值时需考虑到实际操作条件。最大可散热功率可由下式来计算：

$$\text{最大散热功率 } Pd(W) = \frac{\text{最大接面温度 } T_j(^{\circ}C) - \text{环境温度 } T_a(^{\circ}C)}{\text{热阻值}(^{\circ}C / \text{Watt})}$$

根据最大散热功率 Pd (max)，芯片的最大输出电流可由下式来计算：

$$I_{out} = (Pd - V_{DD} \cdot I_{DD}) / (\# \text{ outputs} \cdot V_o \cdot \text{Duty})$$

系统配置实例

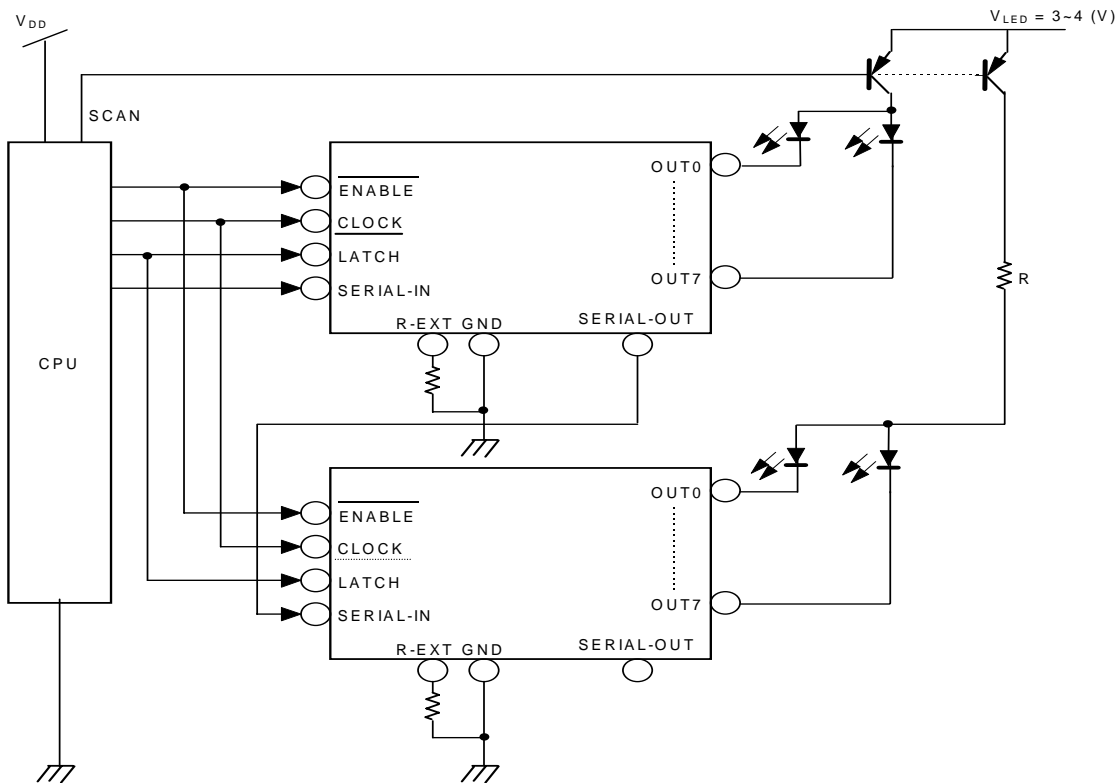
[1] 输出电流(I_{OUT})

沉入式电流由外挂电阻调节 (如 I_{out} 与 R_{ext} 关系图所示)

[2] LED 电源电压 (V_{LED})设置

$$V_{LED} = V_{CE} (T_r V_{sat}) + V_f (\text{LED 正向电压}) + V_o (\text{芯片电源电压})$$

为防止 V_{LED} 过高造成芯片过多功率消耗, 可在恒流输出端加外一电阻 (R) 来降低 V_{out}。



$$R = \frac{V_{LED} - V_f - V_o(\min)}{I_o(\max) \cdot Bit(\max)}$$

注意:

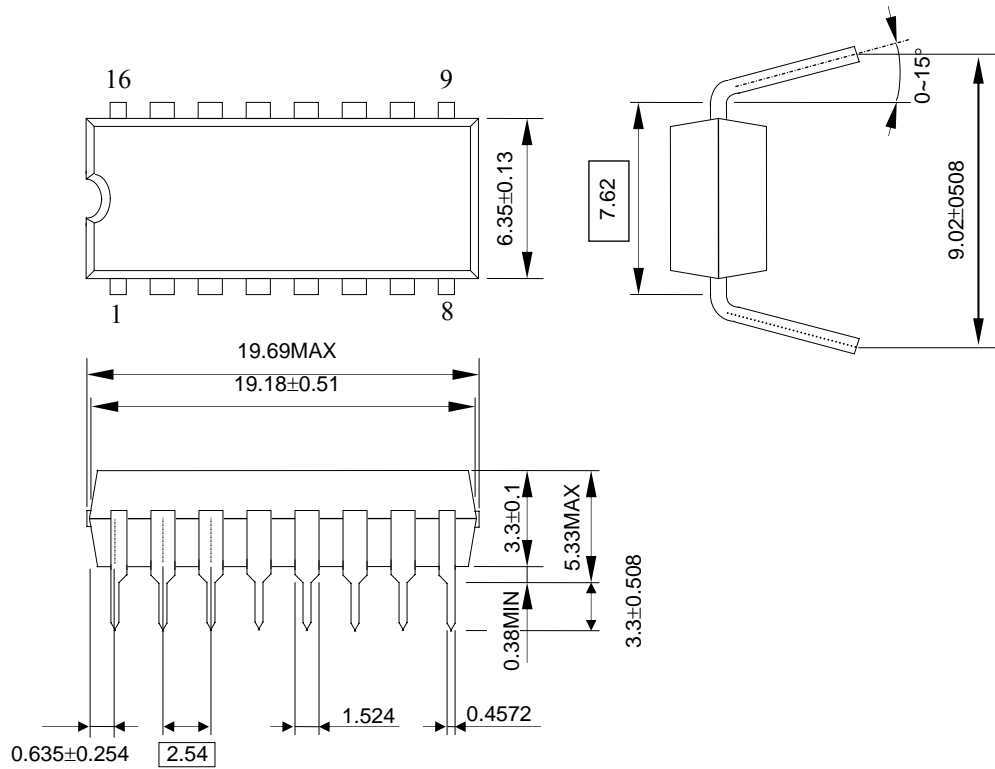
系统内数据、输出沉入式电流、电源接地端共用唯一的接地管脚。

建议用最小的自感应方式布地线, 以减小由输入信号和输出沉入电流造成的开关噪音可能带来的软损坏。为预防过高负荷给驱动输出端带来的损坏, 建议关闭驱动和扫描晶体管不要同时进行。

封装外型尺寸

PDIP16

Unit: mm

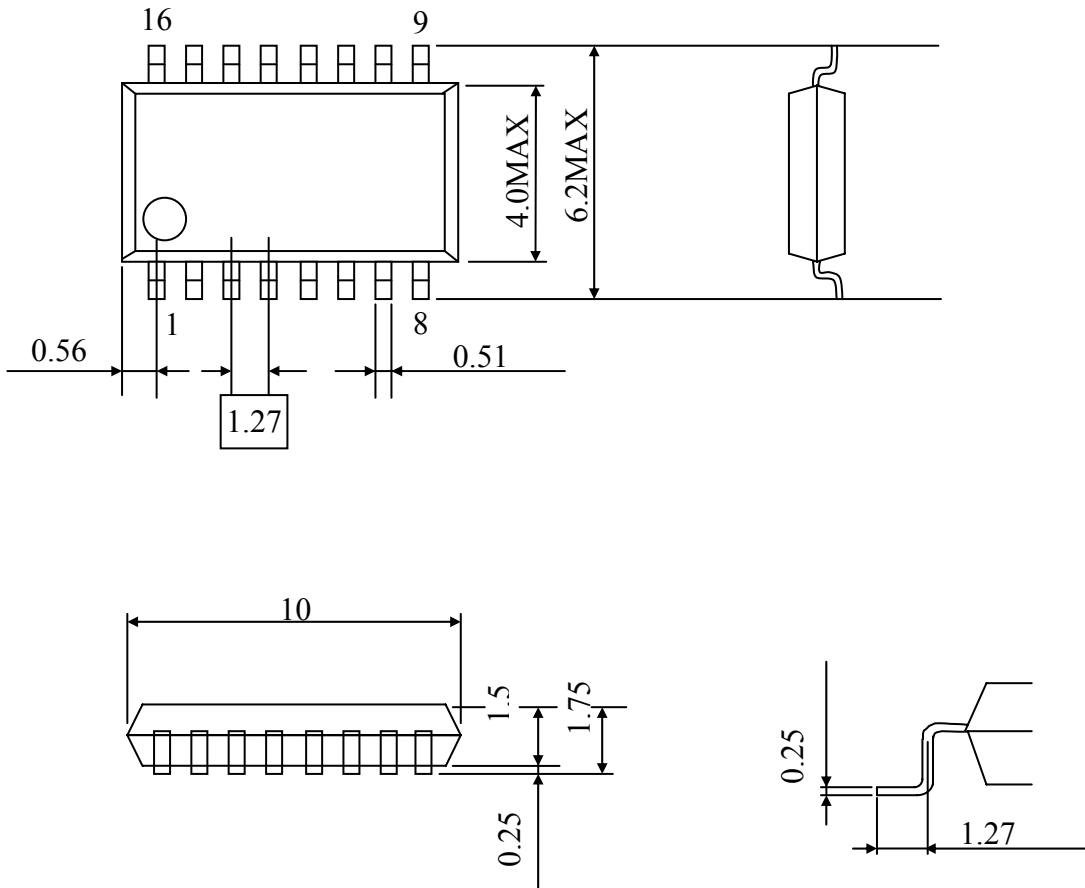


Weight : 1.11g(Typ.)

封装外型尺寸

SOP16

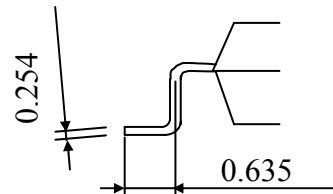
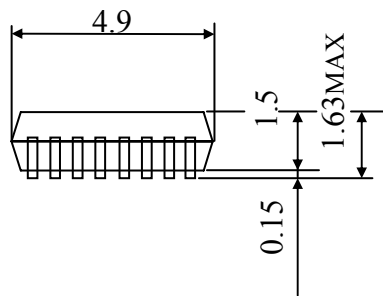
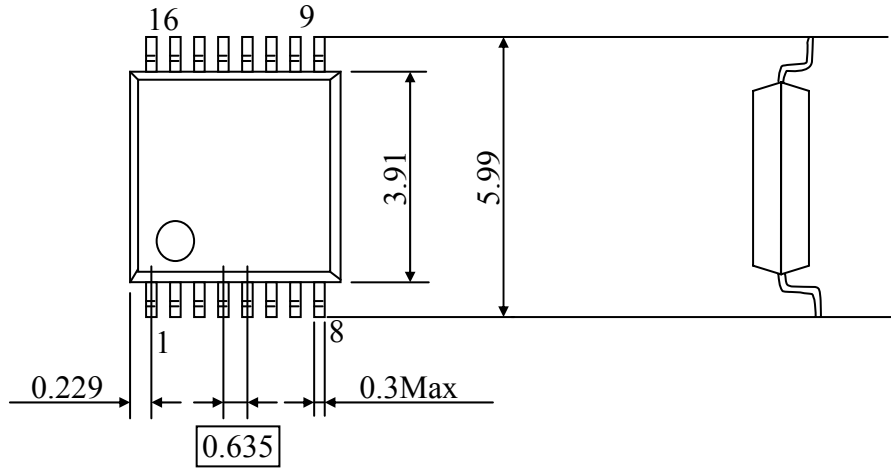
Unit: mm



封装外型尺寸

SSOP16

Unit: mm





这里列出的产品是设计用于普通电子产品的应用，例如电器、可视化设备、通信产品等等。因此，建议这些产品不应该用于医疗设施、手术设备、航天器、核电控制系统、灾难/犯罪预防设备等类似的设备。这些产品的错误使用可能直接或间接导致威胁到人们的生命或者导致伤害或财产损失。

点晶科技将不负任何因这些产品的错误使用而导致的责任。任何人若购买了这里所描述的任何产品，并含有上述意图或错误使用，应自负全责与赔偿。

点晶科技与它的通路商及所有管理者和员工必捍卫己方抵御所有索赔、诉讼，及所有因上述意图或操作而衍生的损坏、成本、及费用。

点晶科技保有以下权利：可对他们的产品做改动，在不通知的前提下停止做某项产品或服务，建议顾客去获得最新版本的相关核实信息，并且保证顾客在订单前就能及时完整的获得此信息